

**PATENT APPLICATION**

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Re the Application of

Hiroyuki HARA et al.

Application No.: 10/808,523

Filed: March 25, 2004

Docket No.: 119243

For: CAPACITANCE DETECTION DEVICE AND DRIVE METHOD THEREOF,  
FINGERPRINT SENSOR, AND BIOMETRICS AUTHENTICATION DEVICE

**CLAIM FOR PRIORITY**

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Sir:

The benefit of the filing date of the following prior foreign application filed in the following foreign country is hereby requested for the above-identified patent application and the priority provided in 35 U.S.C. §119 is hereby claimed:

Japanese Patent Application No. 2003-112842 filed April 17, 2003

In support of this claim, a certified copy of said original foreign application:

☒ is filed herewith.

It is requested that the file of this application be marked to indicate that the requirements of 35 U.S.C. §119 have been fulfilled and that the Patent and Trademark Office kindly acknowledge receipt of this document.

Respectfully submitted,

James A. Oliff  
Registration No. 27,075

Eric D. Morehouse  
Registration No. 38,565

JAO:EDM/bmf

Date: August 6, 2004

**OLIFF & BERRIDGE, PLC**  
**P.O. Box 19928**  
**Alexandria, Virginia 22320**  
**Telephone: (703) 836-6400**

**DEPOSIT ACCOUNT USE  
AUTHORIZATION**

Please grant any extension  
necessary for entry;  
Charge any fee due to our  
Deposit Account No. 15-0461

**BEST AVAILABLE COPY**

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日      2 0 0 3 年    4 月 1 7 日  
Date of Application:

出 願 番 号      特 願 2 0 0 3 - 1 1 2 8 4 2  
Application Number:

[ST. 10/C]:      [ J P 2 0 0 3 - 1 1 2 8 4 2 ]

願      人      セイコーエプソン株式会社  
Applicant(s):

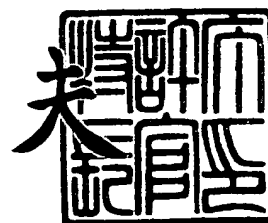
CERTIFIED COPY OF  
PRIORITY DOCUMENT

BEST AVAILABLE COPY

2 0 0 4 年    4 月    1 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



出証番号    出証特 2 0 0 4 - 3 0 2 7 1 5 5

【書類名】 特許願

【整理番号】 J0098497

【あて先】 特許庁長官殿

【国際特許分類】 G01B 7/28

【発明者】

    【住所又は居所】 長野県諏訪市大和 3 丁目 3 番 5 号 セイコーエプソン株式会社内

    【氏名】 原 弘幸

【特許出願人】

    【識別番号】 000002369

    【氏名又は名称】 セイコーエプソン株式会社

【代理人】

    【識別番号】 100079108

    【弁理士】

    【氏名又は名称】 稲葉 良幸

【選任した代理人】

    【識別番号】 100080953

    【弁理士】

    【氏名又は名称】 田中 克郎

【選任した代理人】

    【識別番号】 100093861

    【弁理士】

    【氏名又は名称】 大賀 眞司

【手数料の表示】

    【予納台帳番号】 011903

    【納付金額】 21,000円

【提出物件の目録】

    【物件名】 明細書 1

    【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9808570

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 静電容量検出装置及びその駆動方法、指紋センサ並びにバイOMETRICS認証装置

【特許請求の範囲】

【請求項1】 被験物表面との間に形成される静電容量に対応した検出信号を出力することにより、前記被験物表面の凹凸情報を読み取る静電容量検出装置であって、

前記検出信号を出力する静電容量検出回路を複数配置した検出部と、

前記検出信号を増幅する増幅回路を備え、

前記静電容量検出回路は、

前記被験物表面との間で静電容量を形成するためのセンサ電極と、

前記静電容量に対応した検出信号を出力する信号出力素子と、

前記検出信号の信号伝達経路に接続する低電位電源線と、を備え、

前記増幅回路は前記静電容量検出回路に前記検出信号を出力するための信号源として機能し、前記検出信号は前記増幅回路から前記信号出力素子を経由して前記低電位電源線に伝達するように構成された、静電容量検出装置。

【請求項2】 請求項1に記載の静電容量検出回路であって、前記検出信号は電流信号であり、前記増幅回路は前記静電容量検出回路に前記電流信号を供給する電流源として機能する、静電容量検出装置。

【請求項3】 請求項1又は請求項2に記載の静電容量検出装置であって、前記増幅回路は前記検出部の形成領域外に形成されている、静電容量検出装置。

【請求項4】 請求項1乃至請求項3のうち何れか1項に記載の静電容量検出回路であって、

前記静電容量検出回路を選択するための複数の選択線と、

前記増幅回路から前記静電容量検出回路へ前記検出信号を出力するための複数のデータ線をさらに備え、

前記静電容量検出回路は前記選択線に接続する選択トランジスタをさらに備えており、

前記選択トランジスタの開閉制御により、前記データ線と前記信号出力素子の

通電／遮断を制御するように構成された、静電容量検出装置。

【請求項 5】 請求項 4 に記載の静電容量検出装置であって、前記データ線上に前記検出信号を出力する前段階として、前記データ線をプリチャージするプリチャージ手段をさらに備えた、静電容量検出装置。

【請求項 6】 請求項 5 に記載の静電容量検出装置であって、前記プリチャージ手段が前記データ線のプリチャージを実行するプリチャージ期間と、前記信号出力素子が前記検出信号を出力するセンシング期間の比率を設定するためのプリチャージ期間設定手段をさらに備える、静電容量検出装置。

【請求項 7】 請求項 1 乃至請求項 6 のうち何れか 1 項に記載の静電容量検出装置であって、前記信号出力素子は電流制御端子、電流入力端子、及び電流出力端子を具備する三端子トランジスタとして構成されており、前記静電容量に対応する検出信号を出力する前段階として、前記電流制御端子の電位を所定の電位に制御する電位制御手段をさらに備える、静電容量検出装置。

【請求項 8】 請求項 1 乃至請求項 7 のうち何れか 1 項に記載の静電容量検出装置であって、前記静電容量検出回路は容量値一定の基準容量をさらに備え、前記信号出力素子は、前記静電容量と前記基準容量との容量比に対応する検出信号を出力する、静電容量検出回路。

【請求項 9】 請求項 1 乃至請求項 8 のうち何れか 1 項に記載の静電容量検出装置であって、前記静電容量検出回路は絶縁性基板上に形成されている、静電容量検出装置。

【請求項 10】 請求項 1 乃至請求項 9 のうち何れか 1 項に記載の静電容量検出装置を備え、指紋の凹凸情報を読み取るように構成された、指紋センサ。

【請求項 11】 請求項 10 に記載の指紋センサを備えたバイオメトリクス認証装置。

【請求項 12】 被験物表面との間に形成される静電容量に対応して電流信号の増幅率を加減する電流増幅素子と、前記電流増幅素子に前記電流信号を供給するためのデータ線と、前記データ線を通る電流信号を増幅する増幅回路と、前記データ線と前記電流増幅素子の通電／遮断を制御する選択トランジスタと、電流信号の出力経路に接続する低電位電源線を備える静電容量検出装置の駆動方

法であって、

前記選択トランジスタを閉状態にして、前記データ線と前記電流増幅素子との間を電氣的に遮断する遮断ステップと、

前記データ線を所定の電位にプリチャージするプリチャージステップと、

前記データ線のプリチャージ終了後、前記選択トランジスタを開状態にして、前記データ線と前記電流増幅素子との間を電氣的に導通する導通ステップと、

前記増幅回路から前記データ線を介して前記電流増幅素子に電流信号を供給し、前記静電容量に対応した電流増幅率で前記電流信号を増幅するセンシングステップと含む、静電容量検出装置の駆動方法。

【請求項 13】 請求項 12 に記載の静電容量検出装置の駆動方法であって、前記プリチャージステップを実行する期間と、前記センシングステップを実行する期間の比率を可変とする、静電容量検出装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は指紋等の微小な凹凸を有する被験物の表面形状を静電容量変化として読み取る静電容量検出技術に関する。

【0002】

【従来の技術】

特開平 11-118415 号公報、特開 2000-346608 号公報、特開 2001-56204 号公報、特開 2001-133213 号公報には、単結晶シリコン基板上に形成されたセンサ電極の表面を誘電体膜で被覆し、指先の電位を基準電位として、指先とセンサ電極間に形成される静電容量が指紋の凹凸に応じて変化することを利用して指紋を認識する技術が開示されている。

【0003】

【特許文献 1】

特開平 11-118415 号公報

【特許文献 2】

特開 2000-346608 号公報

**【特許文献 3】**

特開 2 0 0 1 - 5 6 2 0 4 号公報

**【特許文献 4】**

特開 2 0 0 1 - 1 3 3 2 1 3 号公報

**【発明が解決しようとする課題】**

しかし、従来の静電容量式指紋センサは、単結晶シリコン基板上に形成されているために、指先を指紋センサに強く押し付けると割れてしまうという不都合があった。また、指紋センサを構成するには、指先の面積（およそ 2 0 mm×2 0 mm）程度の大きさに形成する必要があるため、単結晶シリコン基板に形成すると高価になるという不都合も生じていた。さらに、センサ電極とトランジスタを組み合わせた静電容量検出回路をマトリクス状に配置し、センサ電極と指先との間に形成される静電容量の容量変化を利用してトランジスタを駆動して外部回路へ電流を流し出す従来の構成では、指紋検出部に配置されるトランジスタサイズに制約があるため、十分な電流駆動能力を得ることができず、高精度なセンシングができないという不都合が生じていた。

**【0 0 0 4】**

そこで、本発明は上述の問題点を解決し、高精度かつ安定したセンシングを可能とする静電容量検出装置、指紋センサ及びバイオメトリクス認証装置を提案することを課題とする。

また、本発明は実用に耐え得る強度を備えた静電容量検出装置、指紋センサ及びバイオメトリクス認証装置を安価に提供することを課題とする。

また、本発明は静電容量を高精度にセンシングできる方法を提案することを課題とする。

**【0 0 0 5】****【課題を解決するための手段】**

上記の課題を解決するため、本発明の静電容量検出装置は、被験物表面との間に形成される静電容量に対応した検出信号を出力することにより、前記被験物表面の凹凸情報を読み取る静電容量検出装置であって、前記検出信号を出力する静電容量検出回路を複数配置した検出部と、前記検出信号を増幅する増幅回路を備



える。前記静電容量検出回路は、前記被験物表面との間で静電容量を形成するためのセンサ電極と、前記静電容量に対応した検出信号を出力する信号出力素子と、前記検出信号の信号伝達経路に接続する低電位電源線を備えている。前記増幅回路は前記静電容量検出回路に前記検出信号を出力するための信号源として機能し、前記検出信号は前記増幅回路から前記信号出力素子を経由して前記低電位電源線に伝達するように構成されている。かかる構成により、検出信号を増幅する増幅回路は静電容量検出回路とは別体として構成できるため、増幅回路を構成するトランジスタサイズを比較的大きく設計でき、検出精度を高めることができる。

#### 【0006】

本発明の好適な形態として、前記検出信号は電流信号であり、前記増幅回路は前記静電容量検出回路に前記電流信号を供給する電流源として機能するのが望ましい。検出信号として電流信号を用いることにより、被験物表面との間に形成される静電容量を外部負荷による減衰なく検出することができる。

#### 【0007】

本発明の好適な形態として、前記増幅回路は前記検出部の形成領域外に形成されるのが望ましい。検出部には複数の静電容量検出回路が高密度に配置されるため、トランジスタサイズに制約があり、電流駆動能力を高めるには困難を伴うが、検出部の形成領域外に増幅回路を形成することで、トランジスタサイズの制約を受けずに設計できるため、増幅回路の電流駆動能力を高めることができる。これにより、高精度なセンシングが可能となる。

#### 【0008】

本発明の好適な形態として、前記静電容量検出回路を選択するための複数の選択線と、前記増幅回路から前記静電容量検出回路へ前記検出信号を出力するための複数のデータ線をさらに備え、前記静電容量検出回路は前記選択線に接続する選択トランジスタをさらに備えており、前記選択トランジスタの開閉制御により、前記データ線と前記信号出力素子の通電／遮断を制御するように構成するのが望ましい。かかる構成により、検出部に配置された多数の静電容量検出回路をアクティブに駆動することが可能となり、高解像度のセンシングを可能にできる。

## 【0009】

本発明の好適な形態として、前記データ線上に前記検出信号を出力する前段階として、前記データ線をプリチャージするプリチャージ手段をさらに備えることが望ましい。センシングの前段階でデータ線をプリチャージすることにより、データ線の電位を安定化させることができ、センシングの速度を高めることができる。

## 【0010】

本発明の好適な形態として、前記プリチャージ手段が前記データ線のプリチャージを実行するプリチャージ期間と、前記信号出力素子が前記検出信号を出力するセンシング期間の比率を設定するためのプリチャージ期間設定手段をさらに備える。プリチャージ期間を短縮することにより、十分なセンシング期間を確保でき、高精度なセンシングを行うことができる。

## 【0011】

本発明の好適な形態として、前記信号出力素子は、電流制御端子、電流入力端子、及び電流出力端子を具備する三端子トランジスタとして構成されており、前記静電容量に対応する検出信号を出力する前段階として、前記電流制御端子の電位を所定の電位に制御する電位制御手段をさらに備える。かかる構成により、三端子トランジスタの電流制御端子に注入された電荷を排出して電流制御端子の電位を安定化させることができ、センシング精度を高めることができる。

## 【0012】

本発明の好適な形態として、前記静電容量検出回路は容量値一定の基準容量をさらに備え、前記信号出力素子は、前記静電容量と前記基準容量との容量比に対応する検出信号を出力する。容量値一定の基準容量を設けることによって、センシング精度を高めることができる。

## 【0013】

本発明の好適な形態として、前記静電容量検出回路は絶縁性基板上に形成されている。絶縁性基板上に静電容量検出回路を形成することで、センサの機械的強度を高めることができる。また、絶縁性基板として、ガラス基板やプラスチック基板などを採用することで、製造コストを下げることもできる。

**【0014】**

本発明の指紋センサは、本発明の静電容量検出装置を備え、指紋の凹凸情報を読み取るように構成されている。かかる構成により、指紋情報の高精度なセンシングを可能にできる。

**【0015】**

本発明のバイオメトリクス認証装置は、本発明の指紋センサを備えている。ここで、「バイオメトリクス認証装置」とは、バイオメトリクス情報として指紋情報を用いて本人認証を行う機能を実装した装置をいい、ＩＣカード、キャッシュカード、クレジットカード、身分証明書などの各種カード媒体の他に、電子商取引の本人認証装置、入退室管理装置、コンピュータ端末装置の認証装置などのあらゆるセキュリティシステムを含む。

**【0016】**

本発明の静電容量検出装置の駆動方法は、被験物表面との間に形成される静電容量に対応して電流信号の増幅率を加減する電流増幅素子と、前記電流増幅素子に前記電流信号を供給するためのデータ線と、前記データ線を流れる電流信号を増幅する増幅回路と、前記データ線と前記電流増幅素子の通電／遮断を制御する選択トランジスタと、電流信号の出力経路に接続する低電位電源線を備える静電容量検出装置の駆動方法であって、前記選択トランジスタを閉状態にして、前記データ線と前記電流増幅素子との間を電氣的に遮断する遮断ステップと、前記データ線を所定の電位にプリチャージするプリチャージステップと、前記データ線のプリチャージ終了後、前記選択トランジスタを開状態にして、前記データ線と前記電流増幅素子との間を電氣的に導通する導通ステップと、前記増幅回路から前記データ線を介して前記電流増幅素子に電流信号を供給し、前記静電容量に対応した電流増幅率で前記電流信号を増幅するセンシングステップと含む。このように、電流増幅素子により電流信号を増幅する前段階として、データ線を所定の電位にプリチャージすることにより、センシング前のデータ線の電位のばらつきによるセンシング精度の低下を回避し、高精度なセンシングを可能にできる。

**【0017】**

前記プリチャージステップを実行する期間（プリチャージ期間）と、前記セン

シングステップを実行する期間（センシング期間）の比率（デューティ比）は可変とすることが望ましい。プリチャージ期間を短縮してデータ線の電位を短時間に所定の電位に安定化させることで、十分なセンシング期間を確保することができる。これにより、高精度なセンシングを可能にできる。

### 【0018】

#### 【発明の実施の形態】

##### [発明の実施形態 1.]

以下、各図を参照して本発明の好適な第 1 実施形態について説明する。

図 2 は被験者の指紋の凹凸情報を電気信号に変換する静電容量検出回路 31 の回路構成図である。同検出回路 31 は、同検出回路 31 を選択するための選択トランジスタ 32 と、被験者の指先とセンサ電極との間に形成される静電容量 33 と、静電容量 33 の微小な容量変化を基に指紋の凹凸情報を担う検出信号を出力する信号出力素子 34 と、選択トランジスタ 32 の開閉制御を行うための信号を伝達する走査線 36 と、検出信号を伝達するためのデータ線 37 と、検出信号の出力経路を構成する低電位電源線  $V_{ss}$  と、容量値一定の基準容量  $C_s$  を備えて構成されている。静電容量 33 の容量値を  $C_d$  とすると、検出容量  $C_d$  は被験者の指紋の凹凸とセンサ電極（図 4 参照）との間の距離に応じて定まる。信号出力素子 34 としては、検出容量  $C_d$  に対応した検出信号を出力する素子であれば特に限定されるものではないが、検出容量  $C_d$  の大小に応じて電流増幅作用を行う信号増幅素子（電流増幅素子）などが好適である。このような信号増幅素子として、本実施形態においては、ゲート端子（電流制御端子）、ソース端子（電流出力端子）、及びドレイン端子（電流入力端子）から成る三端子トランジスタを例示するが、これに限られるものではない。

### 【0019】

上述の構成において、走査線 36 上に論理レベル H の信号が出力され、選択トランジスタ 32 が開状態になると、データ線 37 には信号出力素子 34 のゲート電位で定まる検出電流が流れる。この検出電流は検出容量  $C_d$  に対応する検出信号として処理される。検出信号には指紋の凹凸情報が含まれている。信号出力素子 34 のゲート電位は、信号出力素子 34 自体の寄生容量  $C_t$ （図示せず）と、

基準容量  $C_s$  と、検出容量  $C_d$  とのそれぞれの容量比によって定まる。

#### 【0020】

例えば、被験者の指先をセンサ電極に近づけた場合に、指紋の凸部がセンサ電極に近接すると、検出容量  $C_d$  は寄生容量  $C_t$ 、基準容量  $C_s$  に対して十分に大きくなり、信号出力素子 34 のゲート電位はグランド電位に近づく。この結果、信号出力素子 34 は略オフ状態となり、信号出力素子 34 のソース／ドレイン間には極めて微弱な電流が流れる。一方、指紋の凹部がセンサ電極に近接すると、検出容量  $C_d$  は寄生容量  $C_t$ 、基準容量  $C_s$  に対して十分に小さくなり、信号出力素子 34 のゲート電位は走査線 36 の電位に近づく。走査線 36 がアクティブとなっている状態では、走査線 36 の電位は高電位  $V_{dd}$  である。この結果、信号出力素子 34 は略オン状態となり、信号出力素子 34 のソース／ドレイン間には上述の微弱電流よりも大きな電流が流れる。ここで、信号出力素子 34 のソース端子は低電位電源線  $V_{ss}$  に接続しているため、信号出力素子 34 を流れる検出電流の向きはデータ線 37 から低電位電源線  $V_{ss}$  へ流れ込む向きとなる。つまり、被験者の指紋の凹凸情報を担う検出信号は外部回路から静電容量検出回路 31 へ流れ込むように出力される。

#### 【0021】

図 4 はセンサ電極を中心とする静電容量検出回路 31 の断面構造図である。同図に示すように、静電容量検出回路 31 には、指紋の凹凸情報を担う検出信号を出力する信号出力素子 34 と、被験者の指先 F との間に静電容量 33 を形成するためのセンサ電極（検出電極）71 とが形成されている。信号出力素子 34 は、ゲート電極 70、ゲート絶縁膜 68、多結晶シリコン層 63、ソース／ドレイン電極 69 を含んで構成される MOS トランジスタである。静電容量 33 は指紋の凹凸パターンに応じてその容量値が変化する可変容量である。指先 F の電位は基準電位に設定されている。センサ電極 71 はゲート電極 70 に接続しており、指紋の凹凸による検出容量  $C_d$  の変化を信号出力素子 34 に伝達し、チャネルを流れるドレイン電流の増幅作用によって静電容量変化をセンシングできるように構成されている。

#### 【0022】

同図に示す静電容量検出回路 31 を製造するには、絶縁性基板 61 上に酸化シリコンなどの下地絶縁膜 62 を積層し、その上にアモルファスシリコンを成膜して結晶化させ、多結晶シリコン層 63 を形成する。次いで、多結晶シリコン層 63 上にゲート絶縁膜 68 とゲート電極 70 を形成し、自己整合的に多結晶シリコン層 63 に不純物を注入・拡散し、ソース／ドレイン領域を形成する。次いで、第 1 層間絶縁膜 64 を形成した後、コンタクトホールを開口してソース／ドレイン電極 69 を形成する。さらに、第 2 層間絶縁膜 65、66 を積層してコンタクトホールを開口し、センサ電極 71 を形成する。最後に、表面全体をパッシベーション膜 67 で被覆する。ここで、第 2 層間絶縁膜 65、66 が二層構造となっているのは、下層の第 2 層間絶縁膜 65 で平坦性を確保し、上層の第 2 層間絶縁膜 66 で所望の膜厚を得るためであるが、単層構造としてもよい。

#### 【0023】

尚、絶縁性基板 61 上にトランジスタ等の半導体素子を形成するには、上述の製法に限らず、例えば、特開平 11-312811 号公報や S. Utsunomiya et. al. Society for Information Display p. 916 (2000) に開示された剥離転写技術を適用することで、トランジスタ等の半導体素子を絶縁性基板 61 上に形成してもよい。剥離転写技術を適用すれば、絶縁性基板 61 として、プラスチック基板やガラス基板などの適度な強度を有する安価な基板を採用できるため、静電容量式指紋センサ 1 の機械的強度を高めることができる。

#### 【0024】

図 1 は上述の静電容量検出回路 31 をアクティブマトリクス状に配列した静電容量式指紋センサ 1 のブロック図である。同図に示すように同指紋センサ 1 は、データ線 37 を選択するためのデータ線ドライバ 10 と、走査線 36 を選択するための走査線ドライバ 20 と、指紋検出部として機能するアクティブマトリクス部 30 と、検出信号を増幅するための増幅回路 40 を備えて構成されている。データ線ドライバ 10 は、データ線 37 を順次選択するタイミングを決定するシフトレジスタ 11 と、アナログスイッチ 12 を備えて構成されている。走査線ドライバ 20 は、走査線 36 を順次選択するタイミングを決定するシフトレジスタ 21 を備えて構成されている。アクティブマトリクス部 30 には静電容量検出回路

31がマトリクス状(M行×N列)に配列されており、M本の走査線36とM本の低電位電源線 $V_{SS}$ は行方向に沿って配線され、N本のデータ線37は列方向に沿って配線されている。上記の構成において、M本の走査線36が1ライン毎にアクティブになると、ある時点においてアクティブになっている走査線36上に並ぶN本のデータ線37がアナログスイッチ12により順次選択されて増幅回路40に接続するように点順次駆動される。

#### 【0025】

図3は静電容量検出回路31の検出信号を増幅する増幅回路40の回路構成図である。増幅回路40は、前段のカレントミラー回路41と、後段のカレントミラー回路42を備えて構成されている。前段のカレントミラー回路41では、ゲート電位が参照電圧 $V_R$ に保持されたMOSトランジスタ41aが出力する一定の参照電流 $I_{ref}$ と、信号出力素子34が出力する検出電流 $I_{dat}$ とを比較し、後段のカレントミラー回路42では、参照電流 $I_{ref}$ と検出電流 $I_{dat}$ との差分を増幅した信号OUTを出力する。参照電流 $I_{ref}$ は検出電流 $I_{dat}$ の最大値と最小値のほぼ中間となるように予め設定されている。予め定められた所定の閾値と信号OUTの信号レベルを比較することによって、2値データから成る指紋情報を得ることが可能となる。

尚、同図において、CLK信号はシフトレジスタ11に入力するパルス信号と同一であり、アナログスイッチ12の切換タイミングに同期している。

#### 【0026】

次に、静電容量式指紋センサ1の応用例について説明する。図5はスマートカード81のブロック図を示しており、上述した静電容量式指紋センサ1と、CPUやメモリ素子などを実装したICチップ82と、液晶ディスプレイなどの表示装置83を備えて構成されている。ICチップ82にはバイオメトリクス情報として、カード所有者の指紋情報が登録されている。図6はこのスマートカード81の認証手順を示している。カード使用者が指先を指紋センサ1に接触させることによって、スマートカード81に指紋情報が入力されると(ステップS1)、この指紋情報は予め登録された指紋情報と照合される(ステップS2)。ここで、指紋が一致すると(ステップS2; YES)、暗証番号が発行される(ステッ

プ S 3)。次いで、カード所有者によって暗証番号が入力される（ステップ S 4）。ステップ S 3 で発行された暗証番号と、ステップ S 4 で入力された暗証番号が一致しているか否かがチェックされ（ステップ S 5）、一致している場合には（ステップ S 5；YES）、カードの使用が許可される（ステップ S 6）。

#### 【0 0 2 7】

このように、暗証番号に加えて指紋情報によって本人の認証を行うことによって、セキュリティの高いスマートカードを提供できる。バイオメトリクス認証機能を実装したスマートカードはキャッシュカード、クレジットカード、身分証明書などに利用できる。本実施形態の指紋センサは、本人認証を行うためのあらゆるバイオメトリクス認証装置に应用できる。例えば、室内への入退室管理を行うセキュリティシステムとして、本実施形態の指紋センサをドアに取り付けておき、当該指紋センサに入力された入室者の指紋情報と予め登録された指紋情報を照合し、両者が一致する場合には入室を許可する一方で、両者が一致しない場合には入室を不許可とし、必要に応じて警備会社等に通報するシステムにも応用できる。また、インターネットなどのオープンネットワークを通じた電子商取引においても、本人確認のためのバイオメトリクス認証装置として本実施形態の指紋センサは有効に応用できる。さらに、コンピュータ端末装置のユーザ認証装置や、複写機の複写機使用者の管理装置などにも広く応用できる。

#### 【0 0 2 8】

以上、説明したように、本実施形態によれば、センシング感度を規定する電流駆動能力は、電流源として機能する増幅回路 4 0 を構成するトランジスタサイズによって決定されるため、アクティブマトリクス部 3 0 内に配されるトランジスタとは異なり、トランジスタの配置スペースに制約がないため、十分な電流駆動能力を確保できる。これにより、アクティブマトリクス部 3 0 に配列された静電容量検出回路 3 1 の集積密度が比較的大きい高解像度のセンサであっても、高精度なセンシングが可能となる。

#### 【0 0 2 9】

また、増幅回路 4 0 を 2 段のカレントミラー回路 4 1，4 2 で構成することにより、指紋情報の高精度なセンシングが可能となる。また、ガラス基板やプラス



チック基板などの適度な強度を有する安価な基板上に静電容量検出回路 31 を形成することによって、静電容量式指紋センサ 1 の強度向上とコスト低下を実現できる。

尚、上記の説明においては、本発明の静電容量検出装置の実施形態として、指紋センサを例示したが、本発明はこれに限られるものではなく、あらゆる被験物の微小凹凸パターンを静電容量変化として読み取る装置に応用できる。例えば、動物の鼻紋の認識などにも応用できる。

### 【0030】

[発明の実施形態 2.]

図 7 は本発明の第 2 実施形態に係わる静電容量検出回路 31 の回路構成図である。同検出回路 31 は、上述した選択トランジスタ 32、静電容量 33、信号出力素子 34、走査線 36、データ線 37、基準容量  $C_s$ 、低電位電源線  $V_{ss}$  に加えて、リセットトランジスタ 38 を備えて構成されている。同図に示す静電容量検出回路 31 は、上述した第 1 実施形態と同様に、アクティブマトリクス部 30 にアレイ状に配列され、データ線ドライバ 10 と走査線ドライバ 20 の制御によって、静電容量 33 の検出容量  $C_d$  を読み取る。リセットトランジスタ 38 は、前段の静電容量検出回路 31 が選択されている段階（プレセンシング期間）で、開状態となるように開閉制御される。

### 【0031】

リセットトランジスタ 38 を開状態とすることによって、信号出力素子 34 のゲート端子は低電位電源線  $V_{ss}$  と導通し、当該ゲート端子に注入された電荷を排出することができる。静電容量式指紋センサの製造工程においては、信号出力素子 34 のゲート端子に意図しない電荷などが注入されて指紋情報の検出に悪影響を及ぼす可能性を有していたが、上記の構成により、指紋情報の検出の前段階で信号出力素子 34 のゲート電位をリセットできるためより安定した動作を行うことができる。このように、リセットトランジスタ 38 と低電位電源線  $V_{ss}$  とによって、「電位制御手段」が実現される。この「電位制御手段」は信号出力素子 34 のゲート端子を所定の電位に制御するための手段であり、ここでは、当該ゲート端子を低電位電源線  $V_{ss}$  と接続している。「電位制御手段」としては、トラン

ジスタ以外の任意のスイッチング素子等を使用できる。

尚、信号検出素子 34 が開状態となって、データ線 37 上に検出信号が出力されている段階（センシング期間）では、検出容量  $C_d$  を正確に読み取るために、リセットトランジスタ 38 は閉状態となるように制御される。

#### 【0032】

[発明の実施形態 3.]

図 9 は本発明の第 3 実施形態に係わる静電容量検出回路 31 の回路構成図である。同検出回路 31 は、上述した選択トランジスタ 32、静電容量 33、信号出力素子 34、走査線 36、データ線 37、基準容量  $C_s$ 、低電位電源線  $V_{SS}$  に加えて、データ線選択トランジスタ 35、データ側選択線 50 を備えて構成されている。同図に示す静電容量検出回路 31 は上述した第 1 実施形態と同様に、アクティブマトリクス部 30 において  $M$  行  $\times$   $N$  列に配列され、データ線ドライバ 10 と走査線ドライバ 20 の制御によって、静電容量 33 の検出容量  $C_d$  が読み取られる。

#### 【0033】

ある特定のデータ線 37 に着目すると、当該データ線 37 には、列方向に並ぶ  $M$  個の静電容量検出回路 31 からの検出信号が順次出力されるため、 $m$  行  $n$  列に配置されている静電容量検出回路 31 から検出信号が出力された後に、 $(m+1)$  行  $n$  列に配置されている静電容量検出回路 31 から検出信号が出力されると、データ線 37 の電位がばらつくため、安定したセンシングができないという不都合が生じる。つまり、同一のデータ線 37 上には検出容量  $C_d$  に対応して異なる電流レベルの検出信号が異なるタイミングで出力されるため、後段の静電容量検出回路 31 から出力される検出信号は、前段の静電容量検出回路 31 から出力された検出信号の影響を受けることとなる。

#### 【0034】

そこで、本実施形態においては、データ線 37 上に検出信号を出力する前段階として、データ線 37 を所定の電位  $V_{dd}$  にプリチャージすることによって、データ線 37 の電位を安定化させる。データ線選択トランジスタ 35 は、データ線 37 と信号出力素子 34 との間の電氣的な通電／遮断を制御するトランジスタであ

り、データ線 37 をプリチャージしている段階では、閉状態となるように制御される。データ線選択トランジスタ 35 の開閉制御はデータ側選択線 50 によって制御される。

#### 【0035】

図 8 は上述の静電容量検出回路 31 をアクティブマトリクス状に配列した静電容量式指紋センサ 1 のブロック図である。同図に示すように同指紋センサ 1 は、データ線 37 を選択するためのデータ線ドライバ 10 と、走査線 36 を選択するための走査線ドライバ 20 と、指紋検出領域としてのアクティブマトリクス部 30 と、検出信号を増幅するための増幅回路 40 とを備えて構成されている。データ線ドライバ 10 は、データ線 37 を順次選択するタイミングを決定するシフトレジスタ 11 と、データ線 37 にプリチャージ電圧を供給するためのプリチャージ用トランジスタ 13 と、プリチャージ期間を設定するプリチャージ期間選択回路 14 を備えて構成されている。

#### 【0036】

ここで、プリチャージ用トランジスタ 13 と、プリチャージ期間選択回路 14 と、プリチャージ期間を規定する ENB 信号（イネーブル信号）を出力するドライバ（図示せず）と、データ線 37 にプリチャージ電圧を供給する電源  $V_{dd}$  との協同により「プリチャージ手段」が実現されている。また、プリチャージ期間選択回路 14 と、プリチャージ期間を規定する ENB 信号を出力するドライバ（図示せず）との協同により「プリチャージ期間設定手段」が実現されている。「プリチャージ手段」と「プリチャージ期間設定手段」は必ずしも複数のハードウェアで実現されている必要はなく、単一のハードウェアで実現されるものであってもよい。

#### 【0037】

走査線ドライバ 20 は、走査線 36 を順次選択するタイミングを決定するシフトレジスタ 21 を備えて構成されている。アクティブマトリクス部 30 には静電容量検出回路 31 がマトリクス状（M 行×N 列）に配列されており、M 本の走査線 36 と M 本の低電位電源線  $V_{ss}$  は行方向に沿って配線され、N 本のデータ線 37 と N 本のデータ側選択線 50 は列方向に沿って配線されている。

## 【0038】

図10は増幅回路40の回路構成図を示しており、図3のCLK信号に替えてENB信号としている点、及びデータ線選択トランジスタ35が追加されている点を除けば、基本的な構成は上述した第1実施形態と同じである。また、本実施形態の静電容量検出回路31の回路構成としては、図9に示した回路構成に限らず、図11に示す回路構成としてもよい。図9では、基準容量Csは走査線36と静電容量33の一端に接続しているが、図11では、基準容量Csはデータ側選択線50と静電容量33の一端に接続している。

## 【0039】

図12はデータ線ドライバ10から出力される各種信号のタイミングチャートである。同図において、SPはスタートパルス、CLKはクロック信号、X{1}, X{2}, ..., X{N}はシフトレジスタ11の出力信号、ENBはプリチャージ用トランジスタ13を開閉制御するためのイネーブル信号、XSEL{1}, XSEL{2}, ..., XSEL{N}はデータ側選択線50に出力される選択信号である。データ線ドライバ10内のシフトレジスタ11の順次選択により一つの静電容量検出回路31が選択される期間のうち、前半をプリチャージ期間Aとし、後半をセンシング期間Bと定める。

## 【0040】

プリチャージ期間Aにおいては、ENB信号は非アクティブ（論理レベルL）となり、プリチャージトランジスタ13は開状態となる。シフトレジスタ11から論理レベルHの出力信号X{k}が出力されると、k番目のアナログスイッチ14aが導通し、k列目のデータ線37が電位V<sub>dd</sub>にプリチャージされる。このとき、イネーブル信号の論理レベルはLであるから、論理積回路14bの出力は論理レベルLとなり、データ側選択線50にはLレベルの信号が出力される。これにより、データ線選択トランジスタ35は閉状態となり、電源V<sub>dd</sub>から静電容量検出回路31への電流の流れ込みを抑制する。

## 【0041】

プリチャージ動作が終了すると、センシング期間Bに移行し、イネーブル信号はアクティブ（論理レベルH）となる。すると、プリチャージトランジスタ13

は閉状態となり、電源  $V_{dd}$  からデータ線 37 への電源供給（プリチャージ）は休止される一方、論理積回路 14b には H レベルの出力信号  $X_{\{k\}}$  と、H レベルのイネーブル信号が入力され、論理積回路 14b の出力線となるデータ側選択線 50 には H レベルの信号が出力される。すると、k 列目のデータ側選択線 50 には H レベルのパルスが出力され、k 列目に並ぶデータ線選択トランジスタ 35 は開状態となる。これにより、信号出力素子 34 は、データ線選択トランジスタ 35、及び選択トランジスタ 32 を介してデータ線 37 に接続する。さらに、図 10 に示す増幅回路 40 において、ENB がアクティブになるため、データ線 37 を通じて静電容量検出回路 31 に流れ込む検出電流は増幅回路 40 にて増幅される。

#### 【0042】

以上、説明したように、本実施形態によれば、センシングの前段階でデータ線 37 のプリチャージ動作を行うことにより、センシング時のデータ線 37 の電位を安定させ、動作マージンを広げることができる。さらに、データ線 37 の電位が安定しているため、より高速な指紋情報の検出が可能となる。

#### 【0043】

尚、図 12 に示すタイミングチャートでは、プリチャージ期間 A とセンシング期間 B は 1 : 1 の関係にあったが、本発明はこれに限られるものではなく、例えば、図 13 に示すように、イネーブル信号のデューティを変化させることにより、プリチャージ期間 A とセンシング期間 B の比（デューティ比）を調整してもよい。プリチャージ期間 A を短縮してデータ線 37 の電位を短時間に所定の電位に安定化させることで、十分なセンシング期間を確保することができる。これにより、高精度なセンシングを可能にできる。また、プリチャージ用の電源電圧についても、上述の  $V_{dd}$  に限らず、任意の電圧を用いることも可能である。

#### 【図面の簡単な説明】

【図 1】 第 1 実施形態の静電容量式指紋センサのブロック図である。

【図 2】 第 1 実施形態の静電容量検出回路の回路構成図である。

【図 3】 第 1 実施形態の増幅回路の回路構成図である。

【図 4】 第 1 実施形態の静電容量検出回路の断面図である。

【図 5】 第 1 実施形態の静電容量式指紋センサを実装した応用例である。

【図 6】 第 1 実施形態の認証手順を示すフローチャートである。

【図 7】 第 2 実施形態の静電容量検出回路の回路構成図である。

【図 8】 第 3 実施形態の静電容量式指紋センサのブロック図である。

【図 9】 第 3 実施形態の静電容量検出回路の回路構成図である。

【図 1 0】 第 3 実施形態の増幅回路の回路構成図である。

【図 1 1】 第 3 実施形態の静電容量検出回路の回路構成図である。

【図 1 2】 第 3 実施形態のタイミングチャートである。

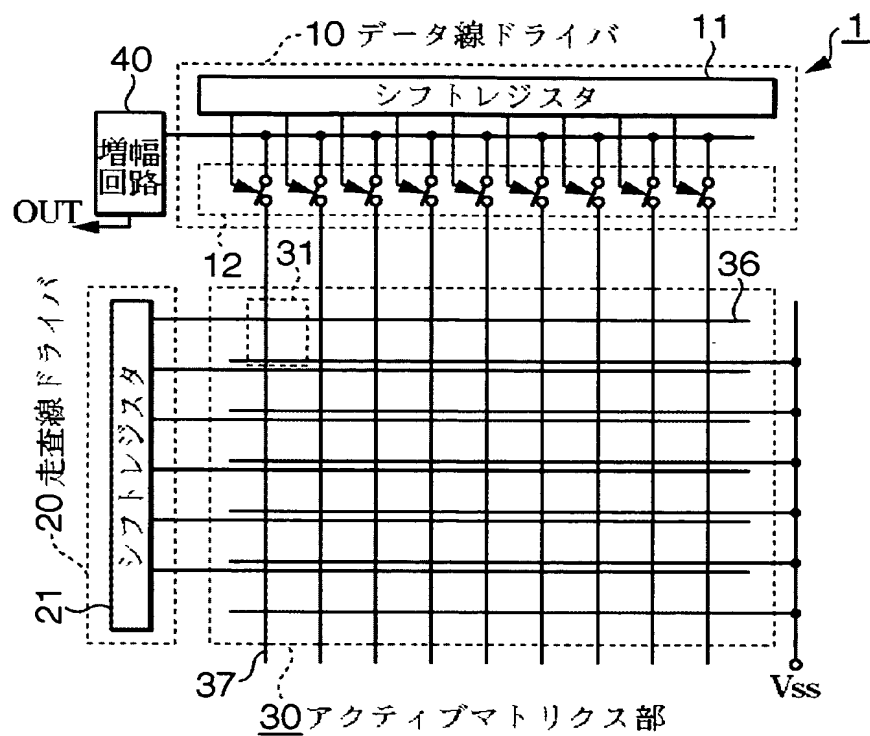
【図 1 3】 第 3 実施形態のタイミングチャートである。

【符号の説明】

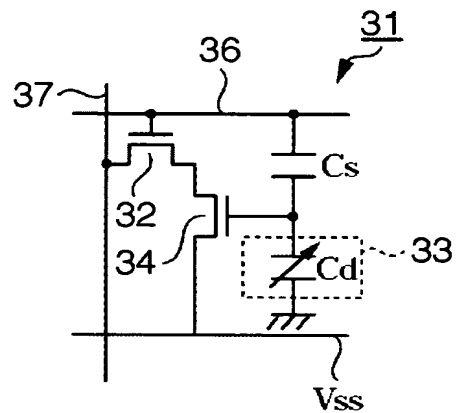
1…静電容量式指紋センサ 1 0…データ線ドライバ 2 0…走査線ドライバ  
3 0…アクティブマトリクス部 3 1…静電容量検出回路 3 2…選択トランジスタ  
3 3…静電容量 3 4…信号出力素子 3 5…データ線選択トランジスタ  
3 6…走査線 3 7…データ線 3 8…リセットトランジスタ 5 0…データ側選択線  
C s…基準容量 C d…検出容量 V<sub>SS</sub>…低電位電源線

【書類名】 図面

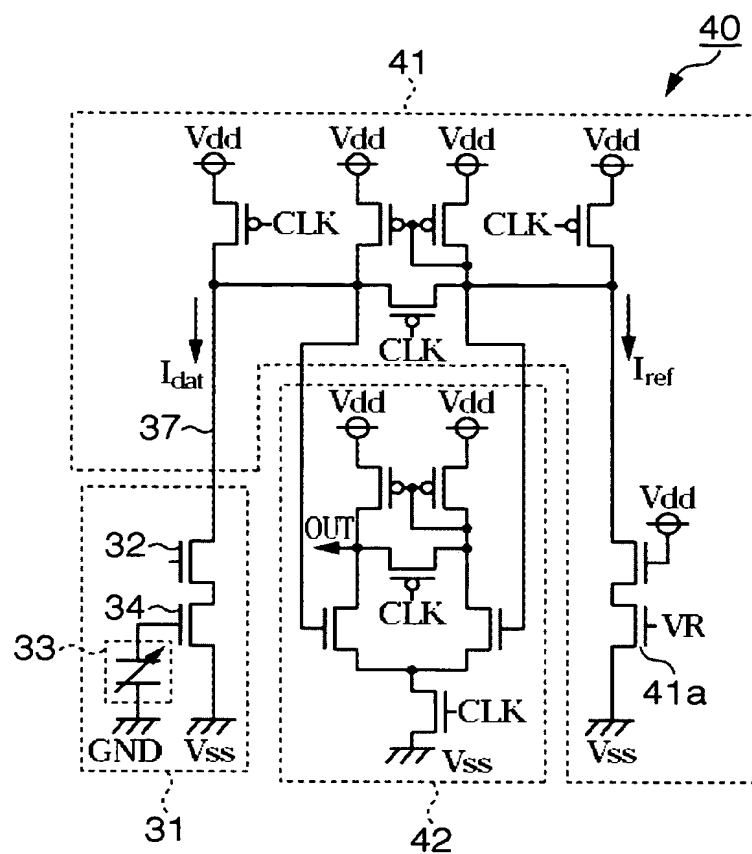
【図 1】



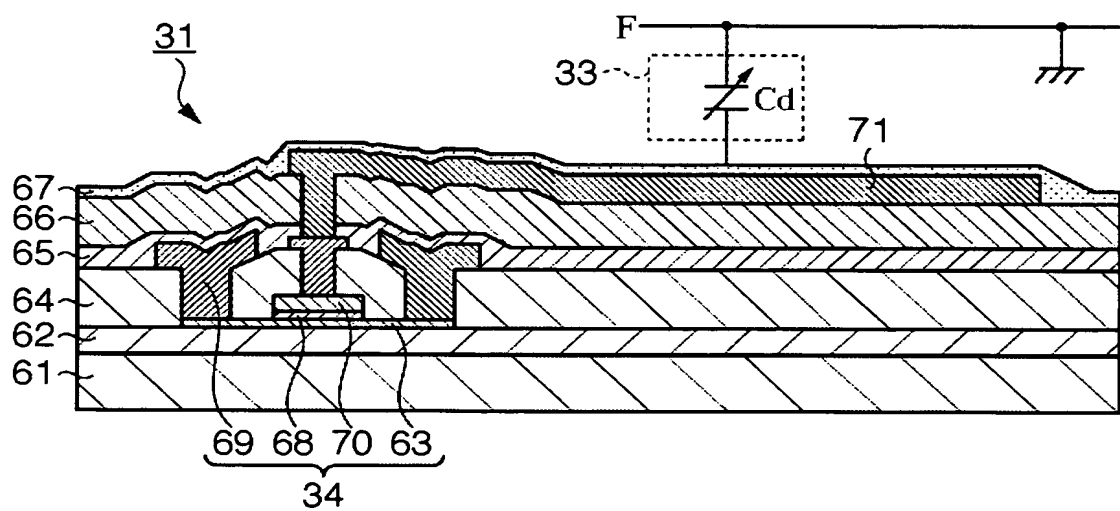
【図 2】



【図 3】

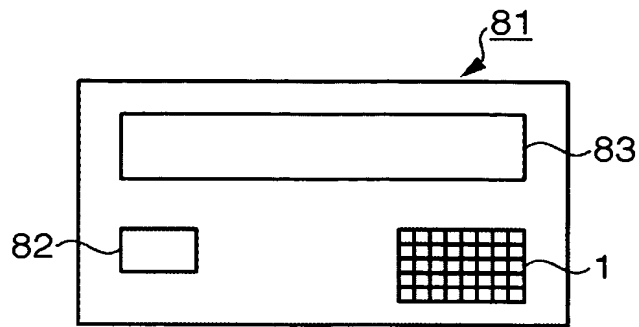


【図 4】

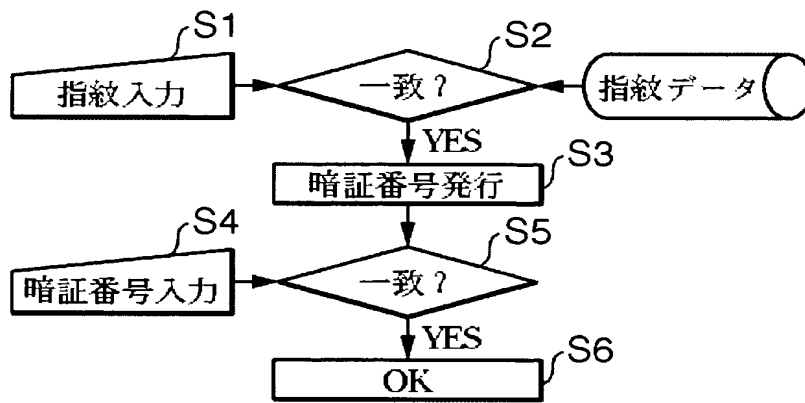




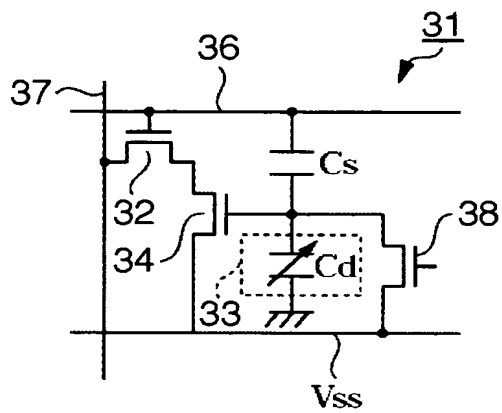
【図 5】



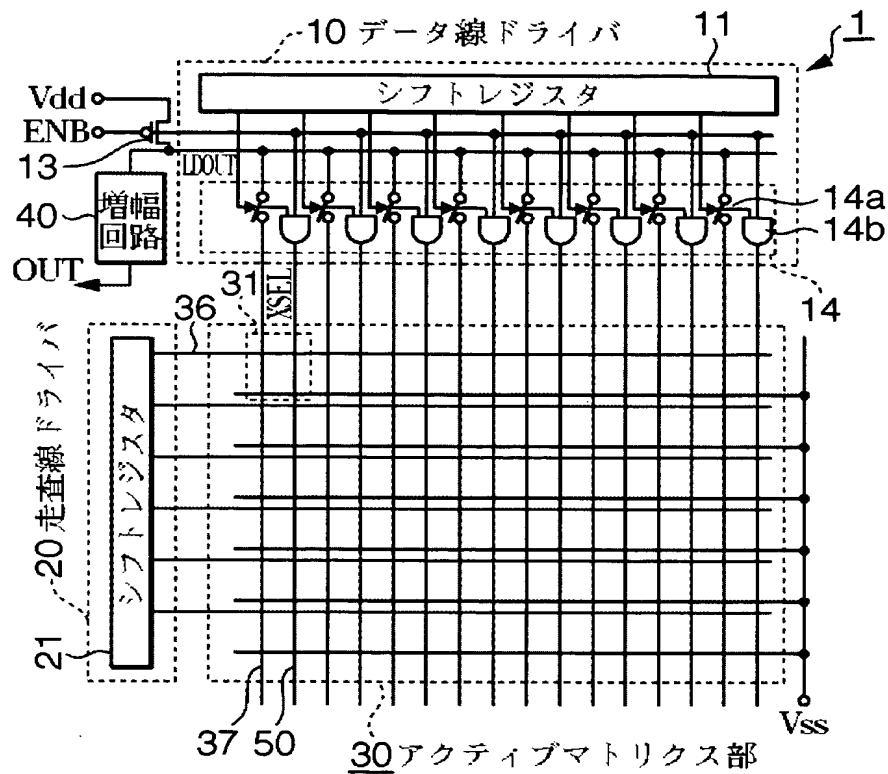
【図 6】



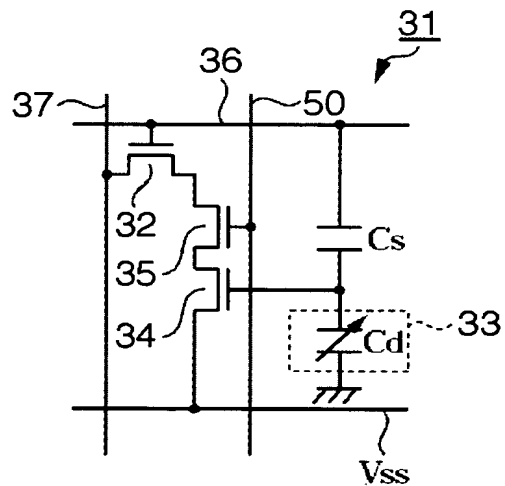
【図 7】



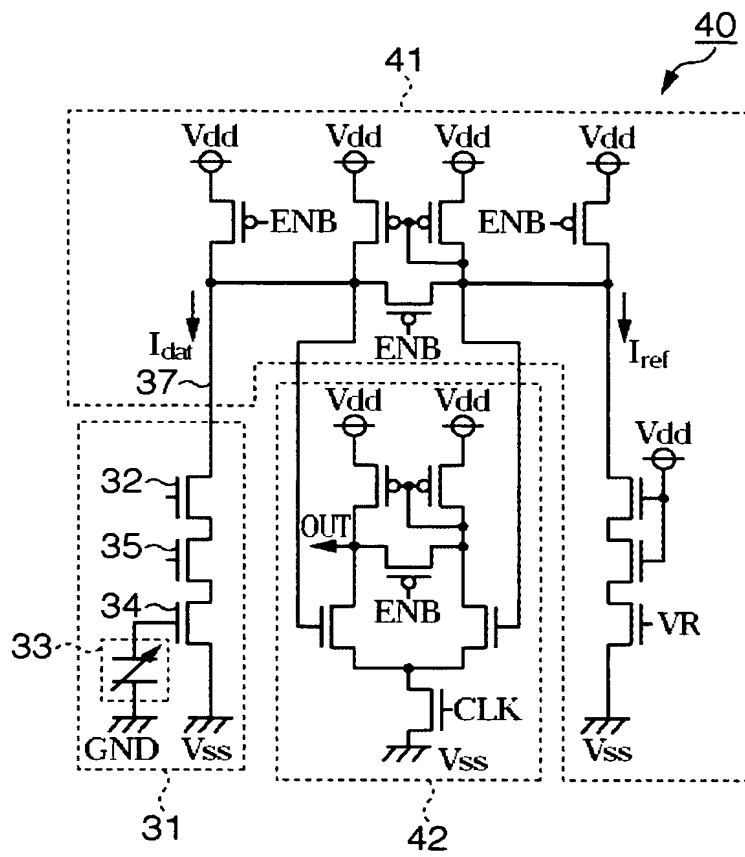
【図 8】



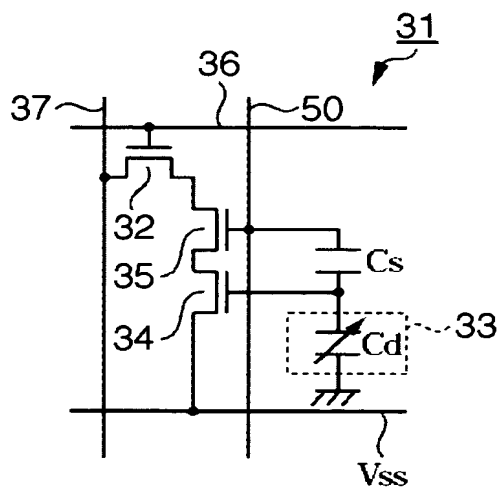
【図 9】



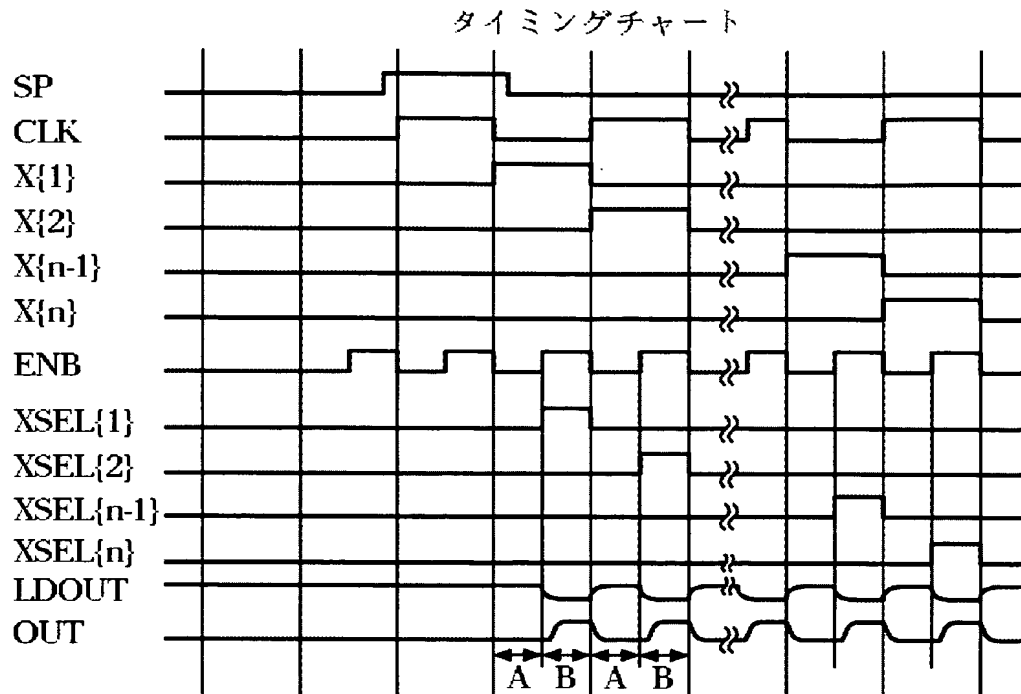
【図 10】



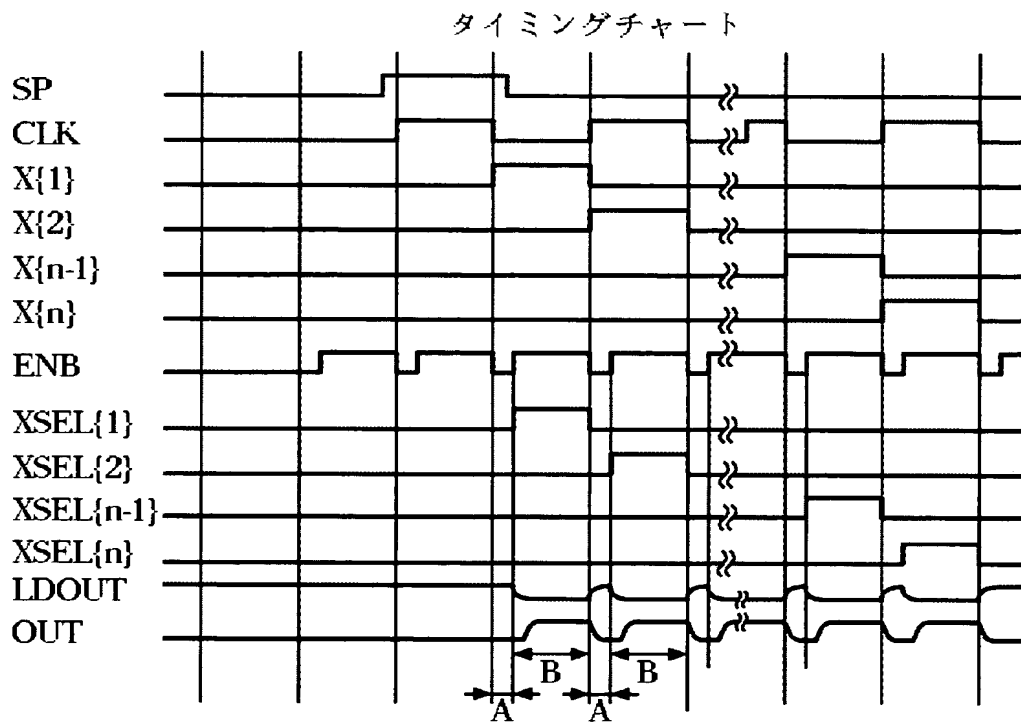
【図 11】



【図 1 2】



【図 1 3】



【書類名】 要約書

【要約】

【課題】 センシング精度の高い指紋センサを提供する。

【解決手段】 本発明の指紋センサは、指紋との間に形成される静電容量に対応した検出信号を出力する静電容量検出回路（31）をマトリクス状に配置したマトリクス部（30）と、その検出信号を増幅する増幅回路（40）を備える。増幅回路（40）は静電容量検出回路（31）に検出信号を出力するための信号源として機能する。検出信号は増幅回路（40）から静電容量検出回路（31）を経由して低電位電源線  $V_{SS}$  に伝達するように構成されている。

【選択図】 図 1

認定・付加情報

特許出願の番号	特願 2 0 0 3 - 1 1 2 8 4 2
受付番号	5 0 3 0 0 6 3 8 7 2 2
書類名	特許願
担当官	第一担当上席 0 0 9 0
作成日	平成 1 5 年 4 月 1 8 日

< 認定情報・付加情報 >

【提出日】	平成15年 4月17日
-------	-------------

次頁無

特願 2 0 0 3 - 1 1 2 8 4 2

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 2 3 6 9 ]

1. 変更年月日

1 9 9 0 年 8 月 2 0 日

[変更理由]

新規登録

住 所

東京都新宿区西新宿 2 丁目 4 番 1 号

氏 名

セイコーエプソン株式会社

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**